

PATENT ABSTRACTS OF JAPAN

(11) Publication number : 10-134403

(43) Date of publication of application : 22.05.1998

(51)Int.Cl.

G11B 7/135

(21) Application number : 09-037962

(71)Applicant : OLYMPUS OPTICAL CO LTD

(22) Date of filing : 21.02.1997

(72) Inventor : YAMAMIYA KUNIO
MIYAJIMA HIROSHI

(30)Priority

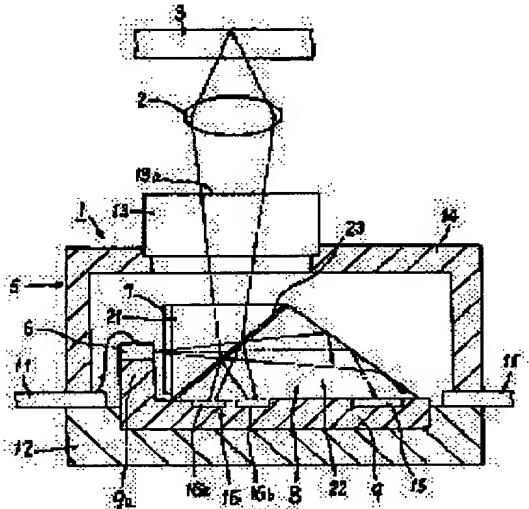
Priority number : 08235394 Priority date : 05.09.1996 Priority country : JP

(54) INTEGRATED TYPE OPTICAL UNIT

(57) Abstract:

PROBLEM TO BE SOLVED: To provide an integrated type optical unit which is small-sized and capable of controlling the diameter of a light beam emitted from a semiconductor laser without exerting influence upon a desired optical characteristic.

SOLUTION: This integrated type optical unit is provided with at least packaging components of the semiconductor laser 6 for generating a light beam to irradiate an optical recording medium 3 and a photodetector 16 for receiving return light from the optical recording medium in a package 5 and a diaphragm 7 having an electrostatically or magnetically turnable rotor and plural aperture parts formed in this rotor, which are different in size for the purpose of controlling the light beam in diameter and are selectively situated in a position on which the light beam emitted from the semiconductor laser 6 is incident.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision]

[of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-134403

(43) 公開日 平成10年(1998)5月22日

(51) Int.Cl.⁶

G 1-1 B 7/135

識別記号

F H

G 11 B 7/135

A

審査請求・志願書・請求項の数3 Q1 (合18頁)

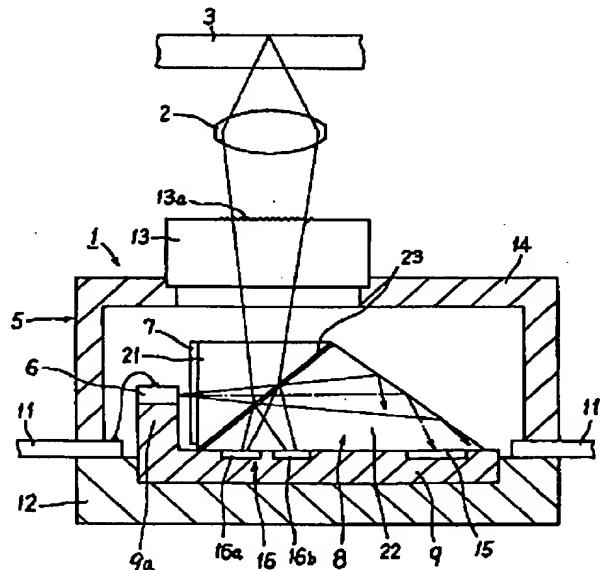
(21)出願番号	特願平9-37962	(71)出願人	000000376 オリンパス光学工業株式会社 東京都渋谷区幡ヶ谷2丁目43番2号
(22)出願日	平成9年(1997)2月21日	(72)発明者	山宮 国雄 東京都渋谷区幡ヶ谷2丁目43番2号 オリ ンパス光学工業株式会社内
(31)優先権主張番号	特願平8-235394	(72)発明者	宮島 博志 東京都渋谷区幡ヶ谷2丁目43番2号 オリ ンパス光学工業株式会社内
(32)優先日	平8(1996)9月5日	(74)代理人	弁理士 杉村 晓秀 (外3名)
(33)優先権主張国	日本(JP)		

(54) 【発明の名称】 集積型光学ユニット

(57) 【要約】

【課題】 小形で、所望の光学特性に影響を与えることなく、半導体レーザから出射された光ビームの径を制御できる集積型光学ユニットを提供する。

【解決手段】 少なくとも、光記録媒体3に照射する光ビームを発生する半導体レーザ6と、光記録媒体3からの戻り光を受光する光検出器16とを、パッケージ5内に実装した集積型光学ユニット1において、静電的または磁気的に回動可能なロータと、このロータに形成され、半導体レーザ6からの発散する光ビームが入射する位置に選択的に位置して、該光ビームの径を制御するための異なる大きさの複数の開口部と、を有する絞り7を設けたことを特徴とする。



【特許請求の範囲】

【請求項1】少なくとも、光記録媒体に照射する光ビームを発生する半導体レーザと、前記光記録媒体からの戻り光を受光する光検出器とを、パッケージ内に実装した集積型光学ユニットにおいて、
静電的または電磁的に回動可能なロータと、
このロータに形成され、前記半導体レーザからの発散する光ビームが入射する位置に選択的に位置して、該光ビームの径を制御するための異なる大きさの複数の開口部と、
を有する絞りを設けたことを特徴とする集積型光学ユニット。

【請求項2】前記絞りを、ガラス基板上に設けたことを特徴とする請求項1記載の集積型光学ユニット。

【請求項3】前記絞りを、半導体基板上に設けたことを特徴とする請求項1記載の集積型光学ユニット。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、光記録媒体に対して情報の記録または再生を行う光ピックアップ装置に用いる集積型光学ユニット、特に、共通の半導体レーザおよび光学系を用いて、記録密度の異なる光記録媒体に対して情報の記録や再生を行うのに用いるに好適な集積型光学ユニットに関するものである。

【0002】

【従来の技術】記録密度の異なるディスクに対して情報の記録や再生を行う光ピックアップ装置として、例えば、特開平6-124477号公報には、レーザ光源と対物レンズとの間の平行光路中に、リング状電極を有する液晶フィルタおよび偏光ビームスプリッタを配置し、記録再生すべきディスクの記録密度に応じて、液晶フィルタによりそのリング状電極部分を透過するレーザ光の偏光状態を選択的に変化させて、その部分の透過光を偏光ビームスプリッタで反射させることにより、偏光ビームスプリッタを経て対物レンズに入射する光ビームの径、すなわち開口数を高密度記録されたディスクに対しては大きく、低密度記録されたディスクに対しては小さくするようにしたものが開示されている。

【0003】また、特開平6-20298号公報には、光学系の光路中に機械的な可変アーチャ手段を設けて、記録再生すべきディスクの記録密度に応じて、同様に、対物レンズに入射する光ビームの径、すなわち開口数を高密度記録されたディスクに対しては大きく、低密度記録されたディスクに対しては小さくするようにしたものが開示されている。

【0004】

【発明が解決しようとする課題】ところで、近年の光ピックアップ装置においては、装置の小型・軽量化を図ることから、半導体レーザおよび光検出器をチップ状態でパッケージ内に実装して気密封止するようにしている。

このようにすれば、装置の小型・軽量化を図ると共に、埃等の付着も有効に防止でき、また、パッケージに配線用のリード端子を設けることにより、配線処理も容易にできる利点がある。

【0005】そこで、上記の特開平6-124477号公報に開示されている液晶フィルタを、半導体レーザおよび光検出器とともにパッケージ内に実装して、対物レンズの開口数を制御することも考えられる。しかし、この場合には、半導体レーザから出射される光ビームの発

10 散光路中に液晶フィルタを配置することになるため、液晶フィルタの入射角依存性により所望の光学特性が得られなくなるという問題が生じることになる。

【0006】また、同様に、上記の特開平6-20298号公報に開示されている機械的な可変アーチャ手段を、半導体レーザおよび光検出器とともにパッケージ内に実装して小型化を図ることも考えられるが、このような機械的可変アーチャ手段を小形なパッケージに設けることは、きわめて困難である。このため、パッケージの大型化が避けられず、装置全体としての小型化が図れ

20 ないという問題が生じることになる。

【0007】この発明は、上述した問題点に鑑みてなされたもので、小形にでき、しかも所望の光学特性に影響を与えることなく、半導体レーザから出射された光ビームの径を制御できるよう適切に構成した集積型光学ユニットを提供することを目的とするものである。

【0008】

【課題を解決するための手段】上記目的を達成するため、この発明は、少なくとも、光記録媒体に照射する光ビームを発生する半導体レーザと、前記光記録媒体からの戻り光を受光する光検出器とを、パッケージ内に実装した集積型光学ユニットにおいて、静電的または電磁的に回動可能なロータと、このロータに形成され、前記半導体レーザからの発散する光ビームが入射する位置に選択的に位置して、該光ビームの径を制御するための異なる大きさの複数の開口部と、を有する絞りを設けたことを特徴とするものである。

【0009】前記絞りは、ガラス基板上、あるいは半導体基板上に設けるのが、小型化の点でより好ましい。

【0010】

【発明の実施の形態】図1および図2は、この発明の第1実施形態を示す概略断面図および概略部分斜視図である。この実施形態は、集積型光学ユニット1からの光ビームを対物レンズ2を経て光記録媒体3に照射し、その戻り光を対物レンズ2を経て集積型光学ユニット1に入射させて、情報を記録または再生するにあたり、集積型光学ユニット1から対物レンズ2に入射する光ビームの径、すなわち対物レンズ2の開口数を、光記録媒体3の種類、すなわち記録密度に応じて、高密度記録された光記録媒体3の場合には大きく、低密度記録された光記録媒体3の場合には小さくなるように制御するようにした

ものである。

【0011】集積型光学ユニット1には、パッケージ5内に収容して、半導体レーザ6、静電絞り7、ビームスプリッタ8および半導体基板9を設ける。パッケージ5は、複数のリード端子11を設けたセラミック等よりなるシステム12と、表面にわずかな曲率をもったホログラムパターン13aを形成したホログラム素子13を有するキャップ14とをもって構成する。

【0012】半導体基板9は、システム12に形成した凹部に嵌合固定する。この半導体基板9には、半導体レーザ6の出射光量を検出するための受光領域15、光記録媒体3からの戻り光から情報信号を検出するための受光部16、および同じく戻り光からフォーカスエラー信号およびトラッキングエラー信号を検出するための2個の受光部17、18を形成する。受光部16は、2個の受光領域16a、16bをもって構成し、受光部17、18は、それぞれ光記録媒体3のトラックと平行な方向の分割線で3分割した受光領域17a、17b、17c；18a、18b、18cをもって構成する。

【0013】また、半導体基板9には、その一端部に立ち上がり部9aを形成し、その上面に半導体レーザ6を固定して、該半導体レーザ6から出射される発散光の光ビームを、静電絞り7を経てビームスプリッタ8に入射させるようとする。なお、この実施形態では、半導体レーザ6のアノードと、半導体基板9に形成した各受光領域のカソードとを共通の所定のリード端子11に接続する。

【0014】ビームスプリッタ8は、直角二等辺三角形のガラスプリズム21と、例えばニオブ酸リチウムからなる一軸性複屈折結晶プリズム22とを偏光膜23を介して貼り合わせて構成し、一軸性複屈折結晶プリズム22が、半導体基板9に形成した受光領域15、16上に位置するように、半導体基板9上に固定して設ける。なお、この実施例では、偏光膜23を、S偏光成分の反射率が50%以上、P偏光成分の透過率が80%以上の特性を有するように構成する。

【0015】静電絞り7は、半導体レーザ6からの光ビームが入射するガラスプリズム21の表面に接着して設け、ガラスプリズム21に入射する半導体レーザ6からの発散する光ビームの径、すなわち対物レンズ2の開口数を、光記録媒体3の記録密度に応じて制御するよう構成する。この静電絞り7の構成およびその形成工程については、後述する。

【0016】この実施形態では、半導体レーザ6からの発散する光ビームを、静電絞り7により、そのビーム径を光記録媒体3の種類に応じて制御して、ガラスプリズム21を経て偏光膜23にS偏光で入射させる。このように、S偏光で入射させると、偏光膜23はS偏光成分の反射率が50%以上、P偏光成分の透過率が80%以上の特性を有するので、その50%以上が反射されて、

ホログラム素子13のホログラムパターン13aに入射することになる。ホログラムパターン13aに入射した半導体レーザ6からの光ビームは、その0次光を対物レンズ2により光記録媒体3にスポットとして照射する。なお、偏光膜23を透過して一軸性複屈折結晶プリズム22に入射した半導体レーザ6からの光ビームは、該一軸性複屈折結晶プリズム22の斜面で反射させて、半導体基板9に形成した受光領域15で受光し、その出力に基づいて半導体レーザ6の出力を制御するようする。

【0017】光記録媒体3で反射される戻り光は、対物レンズ2を経てホログラム素子13のホログラムパターン13aに入射させて、0次光と±1次回折光とに分離する。ここで±1次回折光は、わずかな曲率をもったホログラムパターン13aの作用により、光軸方向に互いに逆方向の像点移動が与えられるので、その一方を、半導体基板9に形成した、例えば受光部17で受光し、他方を受光部18で受光する。

【0018】したがって、受光部17の受光領域17a～17cのそれぞれの出力をI_{17a}～I_{17c}、受光部18の受光領域18a～18cのそれぞれの出力をI_{18a}～I_{18c}とすると、フォーカスエラー信号FESは、ビームサイズ法を用いて、

$$FES = (I_{17a} + I_{18b} + I_{17c}) - (I_{18a} + I_{17b} + I_{18c})$$

により得ることができる。また、トラッキングエラー信号TESは、ブッシュブル法により、

$$TES = (I_{17a} + I_{18c}) - (I_{17c} + I_{18a})$$

により得ることができる。

【0019】また、ホログラムパッケージ13aを0次光で透過する光記録媒体3からの戻り光は、再びガラスプリズム21を経て偏光膜23に入射させる。ここで、光記録媒体3が、例えば光磁気記録媒体の場合には、情報が磁化の方向として記録されているので、戻り光の偏光方向は、磁化の方向に応じて反対方向にわずかに回転したものとなる。したがって、偏光膜23に入射する戻り光は、P偏光成分を含むことになる。この光記録媒体3からの戻り光は、偏光膜23の作用により、S偏光成分の50%未満およびP偏光成分の80%以上が一軸性複屈折結晶プリズム22を屈折透過して、常光と異常光とに分離される。

【0020】一軸性複屈折結晶プリズム22から出射される常光および異常光は、半導体基板9に形成した受光部16の受光領域16aおよび受光領域16bでそれぞれ受光する。ここで、一軸性複屈折結晶プリズム22は、その光学軸を、戻り光の光軸に垂直な面内で、S偏光方向に対して45°傾けて設ける。したがって、戻り光の偏光方向は、一軸性複屈折結晶プリズム22の光学軸に対して角度が変化して、常光および異常光の強度が変化することになるので、この強度変化を受光領域16a、16bで検出することにより、光記録媒体3に記録さ

れた情報に対応する光磁気信号を得ることができる。すなわち、受光領域16a, 16bのそれぞれの出力をI_{16a}, I_{16b}とすると、光磁気信号Sは、
 $S = I_{16a} - I_{16b}$

により得ることができる。

【0021】なお、光記録媒体3が、例えば再生専用のDVDあるいはCDの場合には、受光領域16a, 16bの出力の和、あるいは受光部17, 18の各受光領域の出力の和から、情報信号を得ることができる。

【0022】次に、図1および図2に示す静電絞り7の構成およびその形成工程について説明する。図3(a)および(b)は、静電絞り7の一例の構成を示す平面図および断面図である。この静電絞り7は、多結晶シリコンよりなる、例えば外径140μmのロータ51を有する。ロータ51には、例えば直径100μmの円周上に、中心角で45°離間して、例えば直径45μmおよび30μmの円形の開口52および53をそれぞれ形成する。

【0023】ロータ51は、その中心を軸受54で支持して、単結晶シリコン基板59に対して軸受54を中心として回動可能に形成し、その周辺部には、2個のロータ電極55, 56を、それぞれ中心角で60°の範囲をカバーするように形成する。また、単結晶シリコン基板59には、ロータ電極55, 56のさらに外側に、2個のステータ電極57, 58を、同様に、それぞれ中心角で60°の範囲をカバーするように形成する。なお、ロータ電極55, 56およびステータ電極57, 58は、ロータ電極55とステータ電極57、およびロータ電極56とステータ電極58とが、選択的に対向してロータ51を正逆方向に45°回転させる位置関係に形成する。

【0024】また、単結晶シリコン基板59には、ロータ51に向けて開口面積が小さくなる矩形状の貫通孔60を、その中心がロータ51に形成した開口52, 53の中心と選択的に一致するように形成する。なお、この貫通孔60は、その断面が台形状であって、孔の4つの側面がそれぞれ傾斜し、ロータ51に面する開口面積が、開口52の面積よりも大きくなるように形成する。さらに、単結晶シリコン基板59上には、ロータ51の下面にほぼ対向して、ステータ電極57または58に電圧を印加する際の基準電位となるGND電極63を、ロータ51と導通させて形成する。

【0025】次に、図4(a)～(g)を参照して、上記の静電絞り7の形成工程の一例について説明する。この静電絞り7は、表面マイクロマシニングと呼ばれる方法を用いて形成する。まず、図4(a)に示すように、表面が(100)面の単結晶シリコン基板59を使用し、その表面に減圧化学気相成長法(LPCVD)により塗化シリコン薄膜61を、例えば厚さ0.45μm形成する。なお、LPCVDでは、基板の表面および裏面

の双方に塗化シリコン薄膜が形成されるので、裏面側の塗化シリコン薄膜を符号61'で示す。ここで、表面側の塗化シリコン薄膜61は、単結晶シリコン基板59と静電絞り構造体との絶縁膜となり、裏面側の塗化シリコン薄膜61'は、貫通穴60を形成する際のエッティングマスクとなる。

【0026】その後、LPCVDにより、塗化シリコン薄膜上に、多結晶シリコン薄膜62を、例えば厚さ0.2μm形成すると共に、その導電性をリンあるいはホウ素をドーピングして向上させる。この多結晶シリコン薄膜62は、GND電極63となるもので、図3(a)に示したようにパターニングする。なお、このパターニングは、特に精度を要求しないので、例えばウエットエッチで行い、同時に裏面側に形成された図示しない多結晶シリコン薄膜を除去する。

【0027】次に、単結晶シリコン基板59に貫通穴60を形成するために、裏面側の塗化シリコン膜61'を(111)面と平行になるように正方形にパターニングし、KOH, EDP, TMAH等のエッチャントを使用して、単結晶シリコン基板59の異方性エッティングを行う。この際、単結晶シリコン基板59の(111)面のエッティング速度は、他の面方位に対してかなり遅く、(111)面が露出するようにエッティングが進行するので、図4(b)に示すように、4つの斜面が形成され、断面形状が台形状になる。この異方性エッティングは、単結晶シリコン基板59を貫通すると塗化シリコン薄膜61がエッチストップとなって、エッティングが停止する。

【0028】続いて、図4(c)に示すように、後に犠牲層となる酸化シリコン薄膜64をLPCVDにより、例えば厚さ3μm形成し、フォトレジストで表面側をマスクして裏面側の酸化シリコン薄膜をウエットエッチで除去する。さらに、裏面側からの貫通穴60のエッチストップとなった部分の塗化シリコン薄膜61および裏面側のエッティングマスクとなった塗化シリコン薄膜61'をリン酸でエッティングした後、貫通穴60内の多結晶シリコン薄膜62をウエットエッチする。その後、基板表面側のステータ電極とロータ中心軸の基板への固定部とをドライエッチでパターニングする。

【0029】次に、図4(d)に示すように、LPCVDにより多結晶シリコン膜65を、例えば厚さ5μm形成すると共に、その導電性をドーピングにより向上させる。この多結晶シリコン膜65は、ロータ51およびステータ電極57, 58となる。多結晶シリコン膜65を形成後、表面側のドライエッチを行う前に、そのマスク材料をマスクとして裏面側に形成された多結晶シリコン膜をウエットエッチで除去してから、ロータ51、開口52, 53およびステータ電極57, 58をパターニングする。なお、このパターニングには、ロータ電極とステータ電極との間に、1～2μmレベルの高解像度が要求されるが、多結晶シリコン膜65の表面は、ほぼ平坦

であるので、比較的容易に高解像度を得ることができるので、

【0030】その後、図4(e)に示すように、ロータ中央部の回転軸となる部分の周囲のみが露出するようにマスクをバーニングして、フッ酸中で酸化シリコン薄膜64を部分的にウェットエッチングする。このエッチングは、等方的に進行するので、アンダカット形状が形成される。

【0031】次に、図4(f)に示すように、多結晶シリコン膜65の表面に、熱酸化シリコン膜66を、例えば厚さ0.5μm形成した後、LPCVDにより多結晶シリコン67を、例えば厚さ2μm形成すると共に、その導電性をドーピングにより向上させる。この場合の熱酸化シリコン66も犠牲層となる。その後、裏面側に形成された多結晶シリコンを除去すると共に、表面側の多結晶シリコン67を、ロータの中心部のみを残すようドライエッチでバーニングする。この工程で残された多結晶シリコン67が、軸受54となる。

【0032】その後、図4(g)に示すように、フッ酸中で犠牲層となる酸化シリコン部分をエッチングして、軸受54とロータ51との間、およびロータ51と単結晶シリコン基板59との間の酸化シリコン層64, 66を除去して、ロータ51が軸受54に対して回転可能な静電絞り構造を完成させる。なお、図4(c)においてバーニングされたロータ中心軸およびステータ電極57, 58の下部は、多結晶シリコン膜65が酸化シリコン薄膜64の周囲を完全に覆っているので、犠牲層エッチングプロセス後もそのまま残り、軸受54およびステータ電極57, 58は、単結晶シリコン基板59に対して固定された状態を維持することができる。

【0033】以上のようにして形成された静電絞り構造は、軸受54とロータ51との隙間が、犠牲層となる0.5μm程度の微小な厚みの熱酸化シリコン膜66で実現されているので、良好な制御性と再現性を得ることができる。

【0034】次に、図5(a)および(b)を参照して、上述した静電絞り7の動作を説明する。図3で説明したロータ電極55, 56およびステータ電極57, 58は、それぞれ一対で静電アクチュエータを構成している。図5(a)は、ステータ電極57とロータ電極55とが対向する位置にある状態を示し、この状態は、両電極間にスイッチ69を介して電圧Vを印加することによって実現される。すなわち、ロータ51はGND電極63と導通しているので、ステータ電極57とGND電極63との間に、例えば15~90V程度の電圧を印加することにより、ステータ電極57とロータ電極55との間に静電引力が作用し、両者が図5(a)に示すように対向する位置まで、ロータ51が回転して停止する。このような静電引力は、両電極間の距離の二乗に反比例するので、両者の間隔は、1~2μm程度であることが望

ましく、この寸法精度は図4で説明した表面マイクロマシニングによって実現される。

【0035】ところで、図5(a)に示す状態は、ロータ51に形成された開口52と、基板59に形成された貫通穴60とが、それぞれの中心が一致するように対向しているが、この状態への位置決めは、前述のように静電アクチュエータの作用によって行われるので、特に位置決めセンサは必要ない。

【0036】図5(a)に示す状態から、スイッチ69を切り替えて、ステータ電極58とGND電極63との間に15~90V程度の電圧Vを印加すると、ステータ電極58とロータ電極56の間に静電引力が作用し、これによりロータ51が時計方向に回転して、ロータ51は、図5(a)の場合と同様に、最終的にステータ電極58とロータ電極56とが対向するよう位置決めされて、図5(b)のような状態が実現される。この状態は、ロータ51に形成された開口53と、基板59に形成された貫通穴60とが、それぞれの中心が一致するよう各部が設計されているので、位置決めセンサを用いずに実現される。

【0037】上述した静電絞り7は、一枚の(100)単結晶シリコン基板(ウエハ)上にバッチプロセスにより多数作成することができるの、1個あたりを1mm角以内に小形にできると共に、安価にできる。このようにして、ウエハ上に多数形成された静電絞り7は、基板を切断して個々に分離し、その分離した1つの静電絞り7を、その基板59の裏面を接着面として、貫通孔60の中心が、図1において、半導体レーザ6から出射される発散する光ビームの中心光線と一致するように、ガラスプリズム21に接着して設ける。

【0038】ここで、静電絞り7は、基板59の厚みを、例えば0.5mmとしても、全体の厚みを0.6mm未満とすることが可能であるので、半導体レーザ6とガラスプリズム21との間隙が微小であっても、ガラスプリズム21上に容易に実装することができる。さらに、必要ならば、より薄い基板を使用することにより、全体の厚みをより薄くすることも可能である。

【0039】ガラスプリズム21上に実装した静電絞り7は、そのGND電極63および2個のステータ電極57, 58を図示しない接続線を介してそれぞれ対応するリード端子11に接続する。この実施形態では、GND電極63を、半導体レーザ6のアノードと、半導体基板9に形成した各受光領域のカソードとを接続した所定のリード端子11に共通に接続する。このようにすれば、実装の工数を最小限に抑えることができる。

【0040】以上のように静電絞り7を実装すれば、光記録媒体3の種類、すなわち記録密度に応じて静電絞り7を駆動することにより、対応する開口52または53を、その中心が半導体レーザ6から出射される発散する光ビームの中心光線と一致する位置に位置決めでき、こ

れによりガラスプリズム21に入射する光ビームの外径、したがって対物レンズ2に入射する光ビームの外径、すなわち対物レンズ2の開口数を、高密度記録された光記録媒体に対しては大きく、低密度記録された光記録媒体に対しては小さくすることができる。

【0041】この実施形態によれば、シリコン表面マイクロマシニングで形成した静電絞り7を集積型光学ユニット1に実装するようにしたので、ユニット1を何ら大形にすることなく、しかも所望の光学特性に影響を与えることなく、該ユニット1から射出される光ビームの光束径を制御することができる。したがって、かかる集積型光学ユニット1を用いれば、小形で、光学特性に優れた光ピックアップ装置を実現でき、これにより記録密度の異なる複数種類の光記録媒体に対して情報の記録、再生を行うことが可能となる。

【0042】なお、図1に示す静電絞り7は、図3に示す構成のものに限らず、例えば、図6(a)～(d)に平面図で示す構成のものを用いることもできる。この静電絞り7は、ステータ電極およびロータ電極の構成が、図3に示したものと異なるものである。すなわち、この例では、ロータ51の円周上に、中心角45°の等間隔で合計8個のロータ電極55a～55hを、そのうちの2個のロータ電極55a、55bが、ロータ51の中心から見て開口52、53と同じ方向に位置するように設ける。また、ロータ51の周面に対向するように、中心角60°の等間隔で合計6個のステータ電極57a～57fを設ける。かかる構成の静電絞り7は、ステータ6極～ロータ8極の静電モータとして、以下に説明するように動作させる。

【0043】図6(a)は、ステータ電極とロータ電極とが互いに完全に対向しているものがない状態を示し、この状態で、GND電極63と、互いに對向するステータ電極57b、57eとの間に、例えば15～90Vの電圧をそれぞれ印加して、両電極57b、57eに最も近いロータ電極55c、55gをそれぞれ引き寄せて、図6(b)に示す状態とする。次に、ステータ電極57a、57dに電圧の印加を切り替えて、図6(c)に示すように、ステータ電極57aとロータ電極55b、およびステータ電極57dとロータ電極55fとをそれぞれ対向させ、これにより開口53を貫通穴60と対向する位置に位置決めする。

【0044】また、図6(a)に示す状態から、先ず、ステータ電極57c、57fに電圧を印加し、次に、ステータ電極57a、57dに電圧を印加して、図6

(d)に示すように、ステータ電極57aとロータ電極55a、およびステータ電極57dとロータ電極55eとをそれぞれ対向させ、これにより開口52を貫通穴60と対向する位置に位置決めする。

【0045】図6に示した静電絞り7は、上述したように、6個のステータ電極57a～57fを、対向する2

個づつ3ペアとして順次電圧を印加する、いわゆる3相駆動方式をとる。したがって、最も簡単な構成では、図7(a)に原理的に示すように、GND電極63を接続したリード端子11の他に、ペアのステータ電極57a、57d；57b、57e；57c、57fをそれぞれ接続した3本のリード端子11が必要となり、図3の構成と比較してリード端子11が1本増加することになるが、駆動の応答性や位置決め精度は、図3の場合よりも向上する。

【0046】また、図7(b)に示すように、パッケージ内部に、方向制御信号およびパルス入力から、制御パルスを生成する静電絞り駆動回路70を設ければ、GND電極63を接続したリード端子11を除いて、外部へのリード端子11を2本とすることも可能である。この静電絞り駆動回路70は、静電絞り7がシリコン基板上に形成されるので、同一基板上に形成することが可能である。この場合、静電絞り構造体を形成する前に、駆動回路を形成するプロセスを行うことになるが、それ以降のプロセスには影響がない。したがって、回路形成を含める場合も、バッチプロセスによる低コスト化およびマイクロマシニングによる小型化のメリットは維持される。

【0047】図1に示す静電絞り7は、図3および図6に示した構成以外にも、種々の構成が可能である。例えば、電極配置は、ステータ12極～ロータ16極等、他の構成とすることもできる。また、静電絞りの材質や、プロセスについても上述した例に限定されるものではなく、例えば、ロータ材料である多結晶シリコンの遮光性を向上させるために、最後に無電解メッキでニッケルの薄膜をロータ上に形成する等のプロセスを加えることも可能である。あるいは、メッキで形成できるニッケル等の材料を構造材とし、多結晶シリコンを犠牲層とするプロセスで静電絞りを形成することも可能である。

【0048】さらにもた、静電絞り7は、シリコン基板の代わりにガラス等の透明な基板を使用して、この上に、ニッケル等を構造材とし、フォトレジストを犠牲層とするプロセスで直接形成することも可能であり、この場合は、基板に貫通穴を加工する工程が削減できる。

【0049】図8および図9は、この発明の第2実施形態を示す概略断面図および概略部分斜視図である。この実施形態は、集積型光学ユニット101からの光ビームを対物レンズ2を経て再生専用の光記録媒体103に照射し、その戻り光を対物レンズ2を経て集積型光学ユニット101に入射させて情報を再生するにあたり、集積型光学ユニット101から対物レンズ2に入射する光ビームの径、すなわち対物レンズ2の開口数を、第1実施形態の場合と同様に、光記録媒体103の種類、すなわち記録密度に応じて、高密度記録された光記録媒体103の場合には大きく、低密度記録された光記録媒体103の場合には小さくなるように制御するようにしたもの

である。

【0050】集積型光学ユニット101には、パッケージ105内に収容して、半導体レーザ106、静電絞り107および半導体基板109を設ける。パッケージ105は、複数のリード端子111を設けたセラミック等よりなるシステム112と、ホログラム素子113とをもって構成する。

【0051】半導体基板109は、システム112に固定する。この半導体基板109には、異方性エッチングにより凹部109aを形成し、この凹部109aに半導体レーザ106をマウントして、該半導体レーザ106から出射される発散する光ビームを、異方性エッチングにより形成されたエッチングミラー71で反射させて、静電絞り107を経てホログラム素子113から出射せらるるようにする。

【0052】また、半導体基板109には、光記録媒体103からの戻り光から情報信号およびフォーカスエラー信号を検出するための受光部116、117、および同じく戻り光からトラッキングエラー信号を検出するための受光領域118a、118b；119a、119bを形成する。受光部116および117は、それぞれ光記録媒体103のトラックと平行な方向の分割線で3分割した受光領域116a、116b、116c；117a、117b、117cをもって構成する。この半導体基板109に形成した各受光領域のカソードは、半導体レーザ106のアノードとともに共通の所定のリード端子111に接続する。

【0053】静電絞り107は、上記の各受光領域とともに半導体基板109に形成し、半導体レーザ106から出射され、エッチングミラー71で反射されてホログラム素子113に入射する発散する光ビームの径、すなわち対物レンズ2の開口数を、光記録媒体103の記録密度に応じて制御するよう構成する。この静電絞り107の構成およびその形成工程については、後述する。

【0054】また、ホログラム素子113は、ガラス基板の一方の表面に回折格子113aを、他方の表面にわずかな曲率を有するホログラムパターン113bを形成して構成し、回折格子113aがパッケージ105内に位置するように、システム112に取り付ける。

【0055】この実施形態では、半導体レーザ106からの発散する光ビームを、エッチングミラー71で反射させた後、静電絞り107により、そのビーム径を光記録媒体103の種類に応じて制御して回折格子113aに入射させ、これにより0次光の再生用光ビームと、±1次回折光の2本のトラッキング用光ビームを得る。これら、3本の光ビームは、ホログラムパターン113bに入射させ、その各々の0次光を対物レンズ2を経て光記録媒体103上に所定の位置関係でスポット状に照射する。

【0056】また、光記録媒体103で反射される各光

ビームの戻り光は、対物レンズ2を経てホログラム素子113のホログラムパターン113bに入射させ、ここで互いに逆方向に像点移動した±1次回折光にそれぞれ分離する。このホログラムパターン113bで回折される再生用光ビームの戻り光の+1次回折光は、例えば受光部116で受光し、-1次回折光は受光部117で受光する。また、一方のトラッキング用光ビームの戻り光の±1次回折光は、受光領域118aおよび118bでそれぞれ受光し、他方のトラッキング用光ビームの戻り光の±1次回折光は、受光領域119aおよび119bでそれぞれ受光する。

【0057】このようにして、受光部116の受光領域116a～116cのそれぞれの出力をI_{116a}～I_{116c}、受光部117の受光領域117a～117cのそれぞれの出力をI_{117a}～I_{117c}とするとき、再生信号RFは、

$$RF = (I_{116a} + I_{116b} + I_{116c}) + (I_{117a} + I_{117b} + I_{117c})$$

により得、フォーカスエラー信号FESは、ビームサイズ法を用いて、

$$FES = (I_{116a} + I_{117b} + I_{116c}) - (I_{117a} + I_{116b} + I_{117c})$$

により得る。また、トラッキングエラー信号TESは、受光領域118a、118b；119a、119bのそれぞれの出力を、I_{118a}、I_{118b}；I_{119a}、I_{119b}とするとき、3ビーム法により、

$$TES = (I_{118a} + I_{118b}) - (I_{119a} + I_{119b})$$

により得る。

【0058】次に、図8および図9に示す静電絞り107の構成およびその形成工程について説明する。図10

(a)および(b)は、静電絞り107の一例の構成を示す平面図および断面図である。この静電絞り107は、シリコン基板109にエッチングミラー71を形成する点以外は、図3で説明したものと基本的な構成は同じである。したがって、図3に示すものと同一作用をなすものには、同一の符号を付してその詳細な説明を省略する。以下、作成プロセスの要点を説明する。

【0059】先ず、シリコン単結晶基板を使用して、エッチングミラー71を作成する。この際、ミラー71

40は、基板表面に対して45°の傾きを有する必要があるため、表面が通常の(100)面でなく、<110>方向に9°オフした(100)面を表面にもつシリコン基板109を使用して、異方性エッチングにより、エッチングミラー71を形成する。

【0060】引き続いて、静電絞り構造体を形成する。この作成プロセスは、基本的には図4で説明したと同様であるが、LPCVDによる薄膜は表面形状をそのまま転写するため、45°の傾きを有するエッチングミラー71の上部に平坦な構造のロータ51を形成することは困難である。そこで、この例では、基板表面の平坦部の

50

上面に静電絞り構造を作成し、最後にロータ51を回転して、開口52または53が所定の位置、すなわちエッキングミラー71の直上に位置決めされるようとする。具体的には、図10(a)に示す配置で静電絞り構造を作成する。この作成プロセスは、図4に示したものと同じであるので説明を省略する。

【0061】静電絞り構造の作成後は、プローバ等でロータ51を約180度回転させて、図11に示す状態とする。この状態で、GND電極63とステータ電極57との間に電圧を印加することにより、開口53をエッキングミラー71の直上に位置決めし、また、GND電極63とステータ電極58との間に電圧を印加することにより、開口52をエッキングミラー71の直上に位置決めするようとする。この静電絞り107においても、ロータ51は、ステータ電極とロータ電極とが対向する位置に位置決めされ、これにより開口52、53がエッキングミラー71の直上に選択的に位置決めされるので、特に位置決め用のセンサを使用する必要がない。

【0062】以上のように静電絞り107を集積型光学ユニット101内に実装すれば、光記録媒体103の種類、すなわち記録密度に応じて静電絞り107を駆動することにより、対応する開口52または53を、その中心が半導体レーザ106から出射される発散する光ビームの中心光線と一致する位置に位置決めでき、これにより対物レンズ2に入射する光ビームの外径、すなわち対物レンズ2の開口数を、高密度記録された光記録媒体に対しては大きく、低密度記録された光記録媒体に対しては小さくすることができる。

【0063】また、上記の静電絞り107は、集積型光学ユニット101の構成要素の一つであるシリコン基板109上に、バッチプロセスによってモノリシックに形成されるので、小型、低価格、高精度という特徴を有する。さらに、パッケージ105から取り出すリード端子111の本数についても、GND電極63を、半導体レーザ106のアノードおよび各受光領域のカソードを接続したリード端子111と共に接続することにより、最小限の2本に抑えることができるので、ユニットサイズや実装工程に与える影響も最小限に抑えることができる。

【0064】したがって、この実施形態においても、ユニット101を何ら大形にすることなく、しかも所望の光学特性に影響を与えることなく、該ユニット101から射出される光ビームの光束径を制御することができるので、かかる集積型光学ユニット101を用いることにより、記録密度の異なる複数種類の光記録媒体に対して情報を再生することができる小形で、光学特性に優れた光ピックアップ装置を実現することができる。

【0065】なお、図8および図9に示す静電絞り107は、図10に示す構成のものに限らず、例えば、図12(a), (b)に平面図で示すように構成することも

できる。この静電絞り107は、図10に示したものと基本的には同様の構成であるが、ロータ電極およびステータ電極の配置が異なっている。すなわち、この例では、ロータ51の円周上に、中心角22.5°の等間隔で合計11個のロータ電極55を、そのうちの2個の電極が、ロータ51の中心から見て開口52, 53と同じ方向に位置するように設ける。また、ロータ51の周面に対向するように、中心角30°の等間隔で合計7個のステータ電極57a～57gを設ける。このような構成の静電絞り107は、ロータ電極およびステータ電極が、それぞれ全周にあれば、ステータ12極～ロータ16極の静電モータとなるが、基板上に平坦でない部分があるために、図示するような構成となっている。以下、かかる静電絞り107の動作を説明する。

【0066】図12(a)は、ステータ電極57dがロータ電極と互いに完全に対向している状態を示し、この状態で、ステータ電極57bおよび57eにそれぞれGND電極に対して、例えば15～90Vの電圧を印加して、両電極に最も近いロータ電極をそれぞれ引き寄せ、ロータ51を反時計方向に7.5°回転させる。さらに、ステータ電極57c, 57fに電圧を印加して、ロータ51を反時計方向にさらに7.5°回転させる。この動作を(21回)繰り返して、ロータ51を、図12(a)に示す状態から、反時計方向に157.5°回転させて、図12(b)に示す状態として、開口53をエッキングミラー71の直上に位置決めする。また、ステータ電極への電圧印加の順番を逆にして、ロータ51を時計方向に所定角度回転させ、これにより開口52をエッキングミラー71の直上に位置決めする。

【0067】図12に示した静電絞り107は、上述したように、ステータ電極を3ペアとして順次電圧を印加するいわゆる3相駆動方式をとる。したがって、最も簡単な構成では、図7(a)に示したと同様に、GND電極63を接続したリード端子11の他に、ペアのステータ電極をそれぞれ接続した3本のリード端子11が必要となるが、ロータ51を約180°回転する作業を、ロータ51の電気的な駆動によって行うので、この作業を自動化することが可能となり、作業負荷を軽減することができる。

【0068】また、パッケージ内に、図7(b)に示したと同様に、方向制御信号およびパルス入力から、制御パルスを生成する静電絞り駆動回路を設ければ、外部へのリード線を2本とすることも可能である。この静電絞り駆動回路は、静電絞り107がシリコン基板上に形成されるので、同一基板上に形成することが可能であり、その場合は、静電絞り構造体を作成する前に回路製作のプロセスを行うことになるが、それ以降のプロセスには影響がない。したがって、回路製作を含める場合も、バッチプロセスによる低コスト化とマイクロマシニングによる小型化のメリットは維持される。

【0069】図8および図9に示す静電絞り107は、図10および図12に示した構成以外にも、電極の数や配置、構成材料やプロセス等の点で、第1実施形態で説明したと同様に、種々の変形が可能である。また、図10および図12では、基板表面の凹部109aを避ける形で静電絞り107を形成したが、例えばスピノングラスのような材料で基板表面を平坦化してから、第1実施形態で説明したような構成の静電絞り構造体を作成し、最後に、犠牲層エッチングと同時に平坦化に使用した材料を除去して、静電絞り107を形成することも可能である。

【0070】上述した各実施形態では、静電絞りを用いて、対物レンズに入射する光ビームの外径、すなわち対物レンズの開口数を、高密度記録された光記録媒体に対しては大きく、低密度記録された光記録媒体に対しては小さくするようにしたが、同様の作用は、静電絞りに代えて電磁絞りを用いて行うように構成することもできる。

【0071】以下、電磁絞りの構成およびその形成工程について説明する。図13は、電磁絞りの一例の構成を示す平面図である。この電磁絞り130は可変リアクタанс型のステッピングモータで、半導体基板131に形成した支持軸132に回動自在に軸支された、例えば、厚さ40μm、外径260μmのN i-F e製のロータ133を有する。ロータ133には、例えば半径100μmの円周上に、例えば中心角で24°離間して、半導体レーザ（図示せず）からの光束径を制御するため、例えば直径45μmの円形の開口134と直径30μmの円形の開口135とを形成すると共に、これら開口を形成した側とほぼ反対側の周辺部に、中心角で36°離間して6個の突起部133a～133fを設ける。

【0072】また、半導体基板131には、ロータ133の外側に、3個のコの字状のヨークパターン136a～136cと、各ヨークパターンを巻回すように形成したコイルパターン137a～137cとを有するステータ138を形成する。各ヨークパターンは、磁極部分となるコの字状の両端部を、中心角で36°離間させてロータ133に対向させると共に、隣接するヨークパターンの端部間を、中心角で24°離間させて形成する。また、半導体基板131には、ロータ133の下側で、その回動中心から半径100μm離れた位置に、開口134または135を透過した半導体レーザ（図示せず）からの光束を通過させるための、例えば正方形状の貫通穴141を、その開口面積がロータ133に向けて小さくなるように形成する。なお、この貫通穴141は、その中心が、図13に示す状態、すなわち、ロータ133の突起部133c, 133dとヨークパターン136bの両端部とが対向する状態で、ロータ133に形成した開口134, 135の中間、すなわちそれぞれの開口の中心から中心角で12°離間した位置するように形成す

る。

【0073】図13に示す状態は、コイルパターン137bに電流を流した状態を示し、この状態では、ヨークパターン136bの両端部に磁極が形成され、ロータ133の突起部133c, 133dが該両端部に磁気的に吸引されて対向して、ヨークパターン136bおよび突起部133c, 133dを通る閉磁路が形成される。この状態から、例えばロータ133の開口134を、貫通穴141が位置する光路中に位置決めする場合には、コイルパターンへの通電を、コイルパターン137bからコイルパターン137aへと切り換える。このようにすると、ヨークパターン136aの両端部に磁極が形成され、これにより該両端部からそれぞれ中心角で12°離間していたロータ133の突起部133a, 133bが、近接する磁極に磁気的に吸引される。その結果、ロータ133が右方向に12°回動して、ヨークパターン136aおよび突起部133a, 133bを通る閉磁路が形成され、ロータ133の開口134が光路中に位置決めされる。

【0074】また、開口134を光路中に位置決めした状態から、開口135を光路中に位置決めする場合には、コイルパターンへの通電を、コイルパターン137aからコイルパターン137bおよびコイルパターン137cへと順次切り換える。このようにすると、先ず、コイルパターン137bへの通電の切り換えにより、ロータ133が左方向に12°回動し、その後、コイルパターン137cへの通電の切り換えにより、ロータ133が左方向に12°回動して、合計で24°左方向に回動し、最終的には、ヨークパターン136cの両端部の磁極とロータ133の突起部133e, 133fとが対向して閉磁路が形成され、ロータ133の開口135が光路中に位置決めされる。さらに、この状態から、コイルパターン137bに通電を切り換えれば、図13に示す状態となる。なお、このような通電方法は、図7に示した構成と同様の構成で行うことができる。

【0075】次に、図13に示す静電絞り130の製造方法について、図14および図15を参照しながら説明する。先ず、ステータ138を形成するための半導体基板（例えば、単結晶シリコン（100）基板）131上に、絶縁層となる窒化シリコン膜145を、例えば、PECVD（Plasma Enhanced Chemical Vapor Deposition）により0.6μm厚程度成長させる。この場合、基板の両側に膜が形成されるので、基板表面の膜は絶縁層として使用し、裏面の膜は基板に光路用の貫通穴141を形成するためのマスクとして使用する。すなわち、裏面側にフォトレジストをコーティングし、例えば、3～5mm角程度の正方形の開口をパターニングして、これをマスクとして窒化シリコン膜145をエッチングする。この際、正方形の各辺がシリコンの（111）面の方向に一致するようにパターニングする。次に、この窒化シ

リコン膜145をマスクとして、水酸化カリウム等で基板を貫通エッチングする。このようにすれば、基板(111)面が露出するようにエッチングされ、表面側の塗化シリコン膜145の裏面が露出したところで、エッチングがストップする(図14(a)参照)。

【0076】次に、基板表面側に、Cr(0.05μm)/Cu(0.2μm)/Cr(0.07μm)で構成される電解メッキのシード層146を、例えば蒸着等により形成する。その後、ポリイミド147を約40μm厚コーティングする。このコーティング後に、貫通穴141の上部に残存している塗化シリコン膜145を裏面側からエッチングしておく(図14(b)参照)。

【0077】続いて、アルミニウムマスクを使用して、ドライエッティングによりポリイミド147をパターニングし、このパターニングにより除去された部分に、電解メッキによりNi—Feなどの磁性材料148をメッキする。この磁性材料148は、ヨークパターンの下層部および支持軸132の最下層部となる(図15(a)参照)。

【0078】次に、ヨークパターンとコイルパターンとの絶縁のためにポリイミド147をコーティングし、約350℃においてキュアする。コイルパターンの形成には、ヨークパターン等の形成時と同様に、先ず、メッキシード層を形成し、その上に約8μm厚のフォトレジストをパターニングしてメッキのモールドを作り、最後にCuを電解メッキする。最終段階で、金線をワイヤボンディングによりコイルに接続するため、コイル表面およびボンディングパッドには、約0.5μm厚の金メッキを施しておく。メッキ終了後に、フォトレジストをアセントで除去し、シード層をウェットエッティングにより除去して、コイルパターンを形成する(図15(b)参照)。

【0079】その後、再びコイルパターンを絶縁して表面を平坦化するために、約10μm厚のポリイミドをコートし、高温でキュアする。次に、ヨークパターン上下層のスルーホールおよび支持軸の一部をドライエッチでパターニングして、ヨークパターンの下層部および支持軸132の最下層部の一部を露出させる。その際、露出表面が酸化するため、酸化膜をフッ酸等で除去した後、ヨークパターンをシード層としてNi—Feを電解メッキする(図15(c)参照)。

【0080】次に、ニッケルのシード層をパターニングし、Crのダミーシード層を形成した後、ヨークパターンの上層部、その磁極部分、支持軸132を形成する(図15(d)参照)。なお、この工程での構造体の形成には、高アスペクト比が要求されるので、40μm厚の感光性ポリイミドをパターニングしてメッキのモールドとし、Crのシード層を除去した後に電解メッキを行う。

【0081】最後に、モールドの感光性ポリイミドと残

存するCrシード層とを除去し、さらに支持軸周囲の感光性ポリイミドあるいはフォトレジストを基板表面まで完全に除去してステータ138を得る。この時点では、あらかじめ基板に設けておいた貫通穴141が表面側に露出する。なお、ボンディングパッドは、スルーホール形成と同様のドライエッチでポリイミドを除去して作成する。

【0082】以上のステータ138の製造工程とは別に、40μm厚のNi—Fe製のロータ133を、上記のステータの製造方法と同様に、感光性ポリイミドをモールドとするプロセスにより形成し、これを支持軸132に組み付けて、可変リアクタンス型のステッピングモータを得る(図15(e)参照)。なお、図15(a)～(e)においては、図14(a)において半導体基板131の両面に最初に形成した塗化シリコン膜145の図示を省略してある。

【0083】上述した電磁絞り130の製造プロセスは、基本的には構造体の形状を持つモールドを樹脂(ポリイミドあるいはフォトレジスト)で作成し、これに電解メッキを施して金属の構造体を形成し、最後にモールドの不要部分を除去するものであるが、細部においては若干の変更が可能である。例えば、モールドのパターニング方法は、感光性ポリイミドあるいはフォトレジストをフォトリソグラフィでパターニングする方法や、ポリイミドをドライエッチでパターニングする方法等も、モールドの膜厚および最小パターニング寸法等の仕様によっては使用することができる。また、メッキに関しても、電解メッキのみでなく、無電解メッキによって構造物を作成することも可能である。この場合、メッキを施す表面の活性化処理が必要となるが、メッキ前にシード層を形成しなくて済む利点がある。

【0084】また、上述した電磁絞り130の製造プロセスでは、ロータ133を別に作成して最後に組み立てるようになつたが、最後のメッキプロセス(ヨークパターンの上層部、その磁極部分、ロータ支持軸の形成)を行う際に、ロータ133を同時に形成することも可能である。この場合、ロータ133とステータ138との間隔およびロータ133と支持軸132との間隔を小さくするためには、モールドのパターニング時に高アスペクト比の加工が必要となるが、最近では、例えば23μm厚のフォトレジストを使用して、2μmの最小線幅のパターニングも可能であるので、これを利用すればモノシリックなモータを製造することが可能となる。

【0085】なお、上記構成の電磁絞り130は、図1および図2に示す構成の集積型光学ユニット1においてその静電絞り7に代えて適用できることは勿論のこと、図8および図9に示す構成の集積型光学ユニット101においても、その静電絞り107に代えて適用することができる。例えば、図8および図9に示す構成の集積型光学ユニット101において、その静電絞り107を電

磁絞り130で置換する場合、半導体レーザ106の出射光の波長が $780\mu m$ 、ホログラムパターン113bの格子ピッチが $3\mu m$ 、半導体基板109の上面からホログラムパターン113bまでの間の距離が $4mm$ とすると、受光部116および受光部117にそれぞれ入射する光記録媒体103からの戻り光のスポットは、半導体レーザ106の発光中心から約 $1mm$ 離れることになる。ここで、電磁絞り130のロータ133は、外径が $260\mu m$ であるから、ロータ133が受光部116および受光部117にそれぞれ入射する戻り光を遮ることはない。したがって、図8および図9において、静電絞り107を何ら問題なく電磁絞り130に置換することができる。

【0086】図16は、電磁絞りの他の例の構成を線図的に示す平面図である。この電磁絞り150は、半導体基板151に形成した、例えば直径 $20\mu m$ の支持軸152に回動自在に軸支された、例えば直径 $190\mu m$ の円板の一部を突出させた形状のロータ153を有する。ロータ153には、その突出部において、例えば半径 $90\mu m$ の円周上に、例えば中心角で 32.5° 離間して、半導体レーザ(図示せず)からの光束径を制御するための、例えば直径 $45\mu m$ の円形の開口154と、直径 $30\mu m$ の円形の開口155とを形成すると共に、これら開口を形成した側とほぼ反対側には、例えばそれぞれ中心角で 16° の扇形領域(斜線を施した領域)に厚さ方向に磁化した磁石156a, 156bを、ほぼ軸対称に形成する。なお、磁石156a, 156bは、図16において紙面垂直方向に、例えば紙面垂直方向手前側がN極、反対側(ロータ153と接触する側)がS極となるように磁化されている。

【0087】また、半導体基板151には、ロータ153の回動中心から半径 $90\mu m$ 離れた位置に、図13に示した電磁絞りの場合と同様に、開口154または155を透過した半導体レーザ(図示せず)からの光束を通過させるための、例えば正方形状の貫通穴161を、その開口面積がロータ153に向けて小さくなるように形成する。なお、この貫通穴161は、その中心が、図16に示す状態で、ロータ153に形成した開口154の中心から 22.5° 、開口155の中心から 10° 離して位置するように形成する。

【0088】さらに、半導体基板151には、ロータ153の下側に、磁石156a, 156bとそれぞれ対向するように、ほぼ軸対称に形成した2個のコイルパターン157a, 157bを有するステータ158を形成する。各コイルパターンは、中心角でほぼ 30° の領域では同一方向に電流が流れるように、中心角で 90° の領域内に扇形状に形成する。なお、ロータ153の磁石156a, 156bと、それらと対応するステータ158のコイルパターン157a, 157bとは、図16に示す状態で、磁石156aとコイルパターン157aと

が、それらの一方のエッジがほぼ一致して完全に対向し、同様に、磁石156bとコイルパターン157bとが、それらの一方のエッジがほぼ一致して完全に対向する位置関係となるように形成する。

【0089】また、貫通穴161の中心に、開口154, 155のそれぞれの中心を選択的に位置決めするために、図17に部分平面図を示すように、ロータ153の最内周付近で、例えば半径 $15\mu m$ の円周上に、 180° 離間してそれぞれ直径が例えば $8\mu m$ の円柱状の2個のストップ158a, 158bを設けると共に、支持軸152には、ロータ153の抜け止め用として、例えば直径 $40\mu m$ のフランジ159を設け、このフランジ159にストップ158a, 158bとそれぞれ係合する切り欠き160a, 160bを形成する。なお、切り欠き160a, 160bは、それぞれ中心角で 60° で、軸対称に形成すると共に、ロータ153が図16に示す状態にあるとき、ストップ158a, 158bと切り欠き160a, 160bとが図17に示す位置関係にあるようとする。

【0090】このようにして、図16および図17に示す状態から、ロータ153が右方向に 22.5° 回動したとき、ストップ158a, 158bが対応する切り欠き160a, 160bの一方のエッジに当接して、開口154の中心が貫通穴161の中心に一致し、また、図17に示す状態から、ロータ153が左方向に 10° 回動したとき、ストップ158a, 158bが対応する切り欠き160a, 160bの他方のエッジに当接して、開口155の中心が貫通穴161の中心に一致するようになる。

【0091】この電磁絞り150においては、図16に示す状態から、コイルパターン157a, 157bに、例えば矢印で示すように通電すると、磁石156a, 156bとの電磁作用により、ロータ153が例えば左に 10° 回動して、開口155の中心が貫通穴161の中心に位置決めされる。また、この状態から、コイルパターン157a, 157bへの通電方向を逆方向に切り替えると、ロータ153は右方向に 32.5° 回動して、開口154の中心が貫通穴161の中心に位置決めされる。

【0092】次に、図16に示す静電絞り150の製造方法について、図18を参照しながら説明する。先ず、半導体基板(例えば、単結晶シリコン(100)基板)151上に、絶縁層となる塗化シリコン膜165を、例えば、PECVD(Plasma Enhanced Chemical Vapor Deposition)により $0.6\mu m$ 程度成長させる。この場合、基板の両側に膜が形成されるので、基板表面の膜は絶縁層として使用し、裏面の膜は基板に光路用の貫通穴161を形成するためのマスクとして使用する。すなわち、裏面側にフォトレジストをコーティングし、例えば $3\sim 5mm$ 角程度の正方形の開口をバーニングして、

21

これをマスクとして塗化シリコン膜165をエッティングする。この際、正方形の各辺がシリコンの(111)面の方向に一致するようにパターニングする。次に、この塗化シリコン膜165をマスクとして、水酸化カリウム等で基板を貫通エッティングする。このようにすれば、基板(111)面が露出するようにエッティングされ、表面側の塗化シリコン膜165の裏面が露出したところで、エッティングがストップする(図18(a)参照)。

【0093】次に、基板表面に、Cr(0.05μm)/Cu(0.2μm)/Cr(0.07μm)で構成される電解メッキのシード層166を、例えば蒸着等により形成する。その後、ポリイミド167を約40μm厚コーティングする。このコーティング後に、貫通穴161の上部に残存している塗化シリコン膜165を裏面側からエッティングしておく(図18(b)参照)。続いて、アルミニウムマスクを使用して、ドライエッティングによりポリイミド167をパターニングし、このパターニングにより除去された部分に、ロータ153の下部に位置するコイルパターンおよび支持軸152の最下層部となるCu168を、電気メッキによりほぼポリイミドと同じ厚さ(約40μm)だけ形成する(図18(c)参照)。

【0094】次に、表面の平坦化と、ロータ153とコイルパターンとの間のスペースを確保するために、フォトレジスト169を5μm~10μm厚程度コーティングし、支持軸152の部分のみパターニングして、既に形成されたCu168の支持軸をシード層として電解メッキでNiの支持軸を形成し(図18(d)参照)、さらに犠牲層となるフォトレジスト170を5μm厚程度コートして、支持軸をパターニングし、続いてNi電解メッキを行う。ここで、支持軸の径は、その下段の径よりも小さく製作しておき、後でロータ153を形成した際の上下方向の位置決めができるようにしておく(図18(e)参照)。

【0095】さらに、Cr(0.05μm)/Cu(0.2μm)/Cr(0.07μm)で構成される電解メッキのシード層171を、例えば蒸着等により形成した後、ロータ形成のためにフォトレジストを2.3μm厚程度コーティングし、さらにロータ(開口154, 155を含む)および支持軸をパターニングして、電解メッキによりロータ153および支持軸152を形成する(図18(f)参照)。

【0096】その後、ロータ153と支持軸152の上部に形成するロータの止めフランジ部との間隔を確保するために、1μm厚のフォトレジスト172をコーティングし、ロータ153上のストップ形成部と支持軸152上のフランジ接続部をパターニングして電解Niメッキを行う(図18(g)参照)。さらに、Cr(0.05μm)/Cu(0.2μm)/Cr(0.07μm)で構成される電解メッキのシード層を、例えば

22

蒸着等により形成した後、ストップとフランジとを形成するために、フォトレジスト173を10μm~15μm厚コーティングしてパターニングし、その後、電解Niメッキを行ってストップ158a, 158bとフランジ159とを形成する(図18(h)参照)。ここで注意すべきことは、最終ステップで、犠牲層となるフォトレジスト170を除去する際に、ロータ153の高さ方向の位置が犠牲層の厚み(5μm)分だけ下がり、図18(e)において形成した支持軸153の段差の部分で位置決めされるため、最終状態でストップ158a, 158bとフランジ159とが確実に接触するように、この両者の厚みを犠牲層に対して十分厚く(10μm~15μm程度)している。このプロセスで形成されたストップ158a, 158bおよびフランジ159の平面図は、図17に示した通りである。

【0097】次に、ロータ153上に磁石領域をパターニングするために、マスクとなるアルミニウム薄膜を形成してパターニングした後、これをマスクとして、前二工程で形成したフォトレジスト172, 173(合計厚さ11μm~16μm)をドライエッティングでパターニングする。続いて、電解メッキによりCoNiMnPで磁石領域を形成した後、磁化の工程を行って、例えば図18(i)に示すような磁石156a, 156bを形成する。

【0098】最後に、フォトレジストあるいはポリイミドの除去と、シード層の除去を行って、ロータ153を回動可能とし、電磁絞り150を完成させる(図18(j)参照)。

【0099】この電磁絞り150は、ロータ153とステータ158とを重ねた構造となっているので、より小型化できる利点がある。

【0100】なお、図18に示した製造プロセスは、図14および図15に示したプロセスと同様に、基本的には構造体の形状を持つモールドを樹脂(ポリイミドあるいはフォトレジスト)で作成し、これに電解メッキを施して金属の構造体を形成し、最後にモールドの不要部分を除去するもので、細部においては、上述したと同様の変更が可能である。

【0101】なお、この発明は、上述した実施形態にのみ限定されるものではなく、多くの変形または変更が可能である。例えば、上述した各実施形態では、集積型光学ユニットから射出される発散する光ビームを、対物レンズにより収束して光記録媒体に照射するようにしたが、集積型光学ユニットと対物レンズとの間に反射ミラーを設けて、光軸を90°曲げるようにもよい。このようにすれば、光ピックアップ装置の薄型化が可能となる。また、集積型光学ユニットから射出される発散する光ビームを、コリメータレンズにより平行光束とした後、対物レンズに直接、あるいは反射ミラーにより光軸50を90°曲げて対物レンズに入射させるよう構成するこ

ともできる。

【0102】特に、この発明に係る集積型光学ユニットを、例えば、特開昭63-224037号公報に開示されているような固定部と可動部とを有する分離光学系において、その固定部に用いれば、可動部に絞りを設けて光ビームの径を制御する場合の種々の不具合を有効に解消できる。すなわち、可動部に絞りを設けて光ビームの径を制御する場合には、可動部の重量が増加して、トラッキング感度が低下したり、絞り駆動用のケーブルが必要となるために、それによってアクセススピードが低下したり、固定部と可動部の絞りとの位置ずれによって、記録媒体上で集光する光ビームの強度分布の変化や収差が発生したり、あるいは、可動部の絞りに入射する光ビームの拡がり角が大きくなつて、可動部全体が大型化する等の不具合が発生するが、固定部にこの発明に係る集積型光学ユニットを設けて、該集積型光学ユニット内の絞りにより光ビームの径を制御するようにすれば、上記のような不具合が生じることはない。

【0103】さらに、この発明は、カード状の光記録媒体に対して情報の記録または再生を行う光ピックアップ装置にも有効に適用することができる。

【0104】付記

1. 請求項1、2または3記載の集積型光学ユニットにおいて、前記半導体レーザ、光検出器および絞りの接地電極を、共通のリード端子に接続したことを特徴とする集積型光学ユニット。

【0105】

【発明の効果】この発明によれば、パッケージ内に、半導体レーザおよび光検出器とともに、異なる大きさの複数の開口部を形成した静電的または電磁的に回動可能なロータを有する絞りを実装して、絞りの開口部により半導体レーザから出射される発散する光ビームの径を制御するようにしたので、液晶フィルタを用いる場合の入射角依存性の問題や、機械的可変アパチャ手段を用いる場合の大型化の問題を生じることがない。したがって、所望の光学特性に影響を与えることなく、半導体レーザから出射された光ビームの径を制御できる小形な集積型光学ユニットを得ることができる。

【0106】また、絞りをガラス基板上に設ける場合は、プリズム上にレジストを塗布したり、パターニングを施し、ガラス基板としてユニット内に実装される光学部材を利用することもできる。さらに、絞りを半導体基板上に設ける場合には、光検出器とともに半導体基板に実装することもでき、より小型化に有利となる。

【図面の簡単な説明】

【図1】この発明の第1実施形態を示す概略断面図である。

【図2】同じく、概略部分斜視図である。

【図3】図1に示す静電絞りの一例の構成を説明するための図である。

【図4】図3に示す静電絞りの形成工程の一例を説明するための図である。

【図5】同じく、静電絞りの動作を説明するための図である。

【図6】図1に示す静電絞りの他の例の構成および動作を説明するための図である。

【図7】図6に示す静電絞りの2つの駆動態様を説明するための図である。

【図8】この発明の第2実施形態を示す概略断面図である。

【図9】同じく、概略部分斜視図である。

【図10】図8に示す静電絞りの一例の構成を説明するための図である。

【図11】同じく、静電絞りの動作を説明するための図である。

【図12】図8に示す静電絞りの他の例の構成および動作を説明するための図である。

【図13】この発明に係る集積型光学ユニット内に設ける絞りとしての電磁絞りの一例の構成を示す線図的平面図である。

【図14】図13に示す電磁絞りの形成工程の一例を説明するための図である。

【図15】同じく、形成工程を説明するための図である。

【図16】この発明に係る集積型光学ユニット内に設ける絞りとしての電磁絞りの他の例の構成を示す線図的平面図である。

【図17】図16に示す電磁絞りの部分平面図である。

【図18】同じく、図16に示す電磁絞りの形成工程の一例を説明するための図である。

【符号の説明】

1 集積型光学ユニット

2 対物レンズ

3 光記録媒体

5 パッケージ

6 半導体レーザ

7 静電絞り

8 ビームスプリッタ

9 半導体基板

11 リード端子

12 ステム

13 ホログラム素子

13a ホログラムパターン

14 キャップ

15, 16a, 16b, 17a, 17b, 17c, 18a, 18b, 18c 受光領域

16, 17, 18 受光部

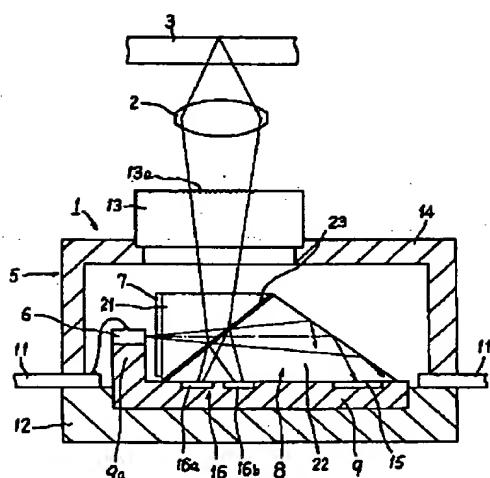
21 ガラスプリズム

22 一軸性複屈折結晶プリズム

23 偏光膜

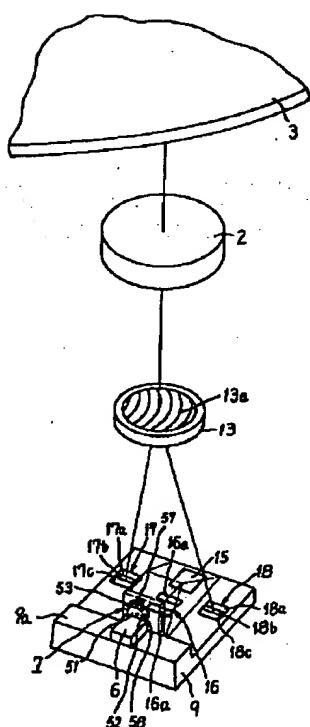
51 ロータ
 52, 53 開口
 54 軸受
 55, 56 ロータ電極
 57, 58 ステータ電極
 59 シリコン基板
 60 貫通孔
 63 GND電極
 130 電磁絞り
 131 半導体基板
 132 支持軸
 133 ロータ
 133a～133f 突起部
 134, 135 開口
 136a～136c ヨークパターン

【図1】

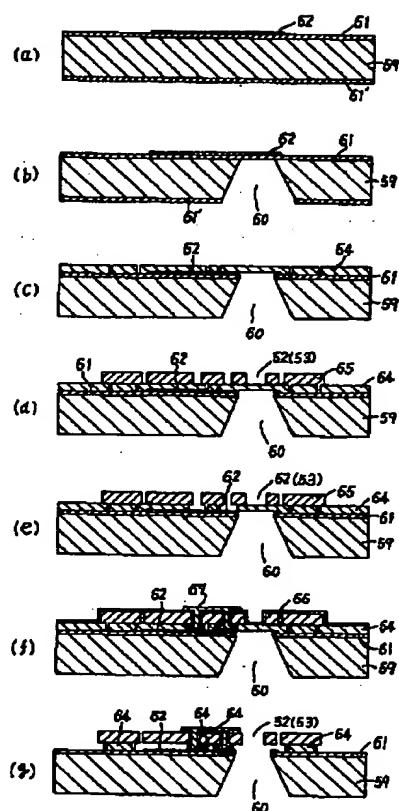


137a～137c コイルパターン
 138 ステータ
 141 貫通穴
 150 電磁絞り
 151 半導体基板
 152 支持軸
 153 ロータ
 154, 155 開口
 156a, 156b 磁石
 10 157a, 157b コイルパターン
 158 ステータ
 161 貫通穴
 158a, 158b ストップ
 159 フランジ
 160a, 160b 切り欠き

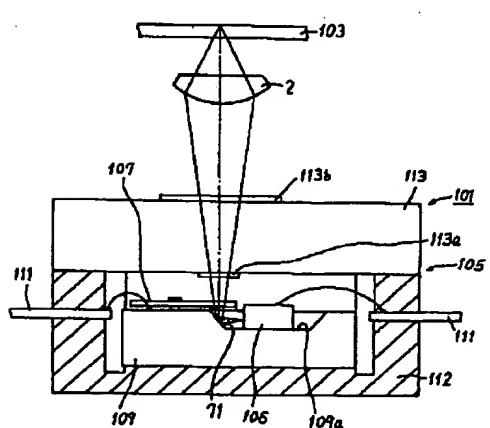
【図2】



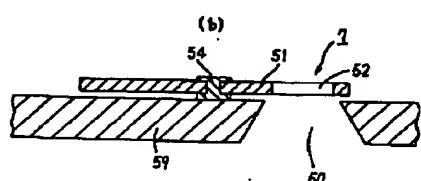
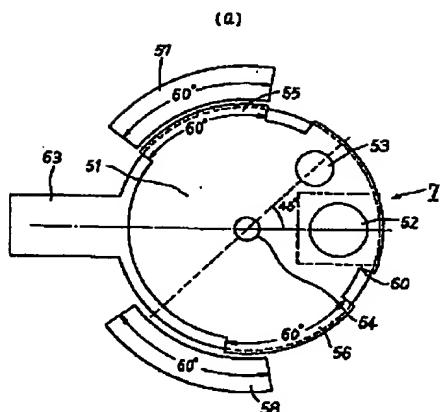
【図4】



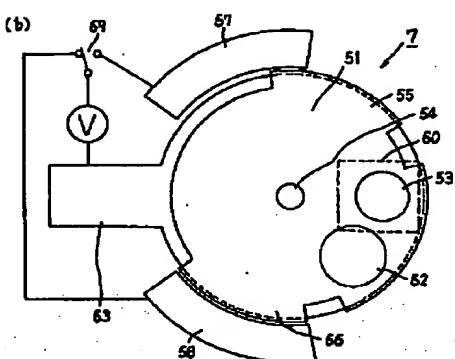
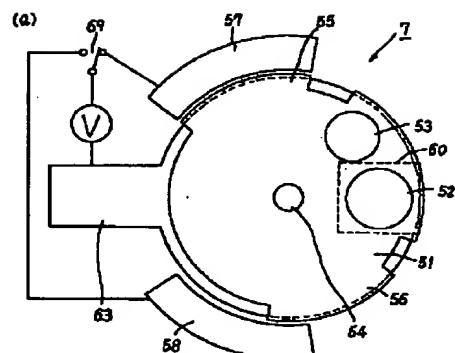
【図8】



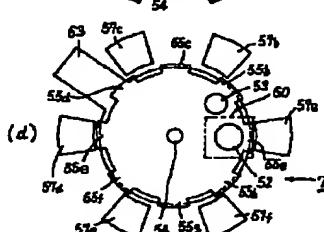
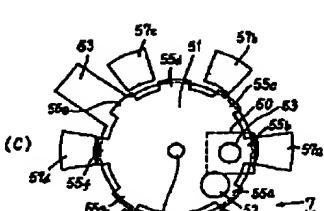
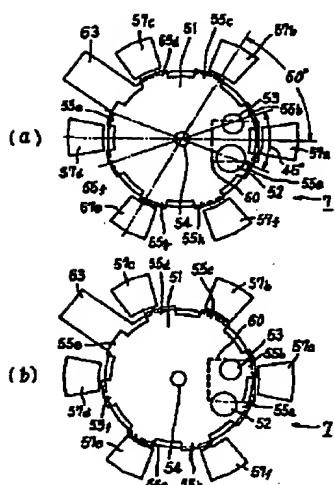
【図3】



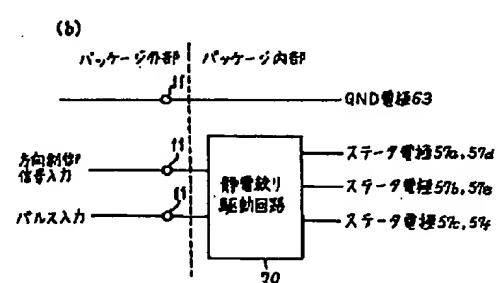
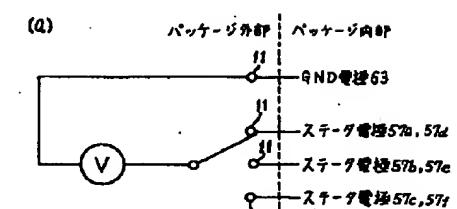
【図5】



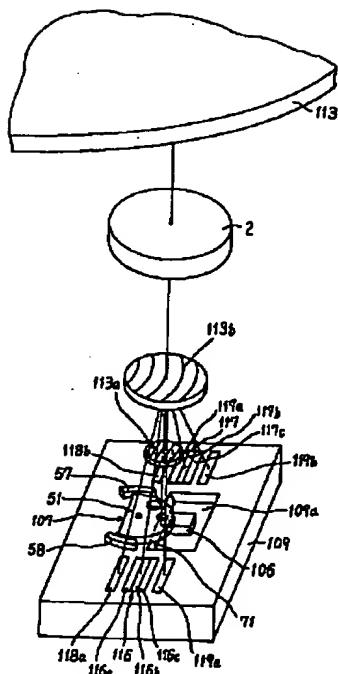
【図6】



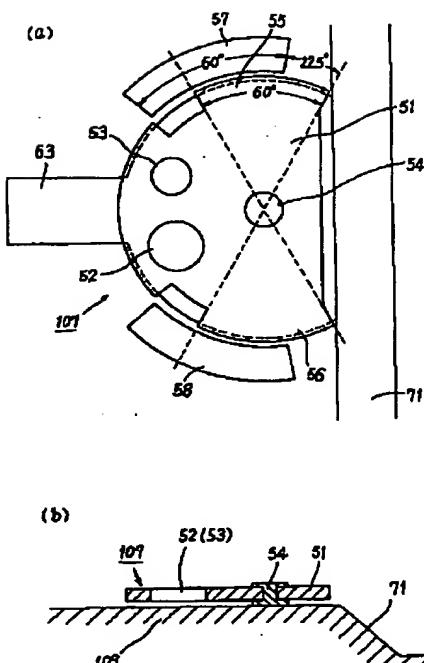
【図7】



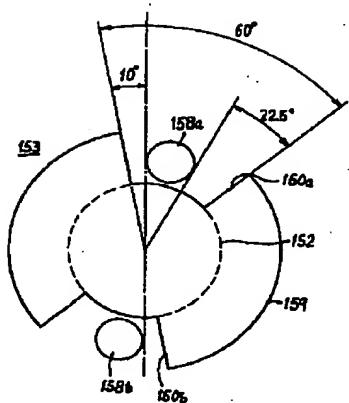
【図9】



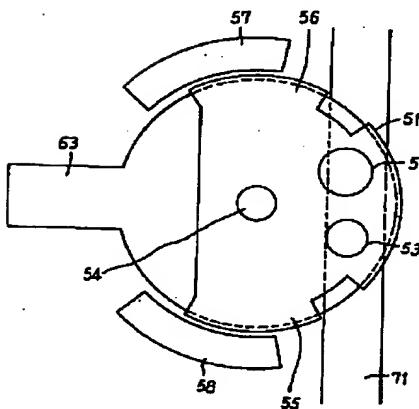
【図10】



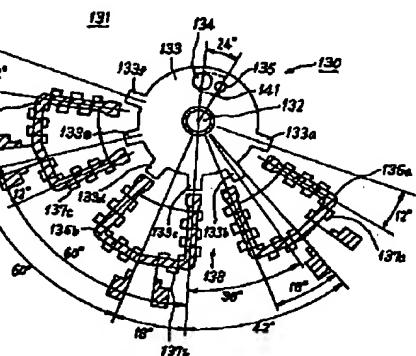
【図17】



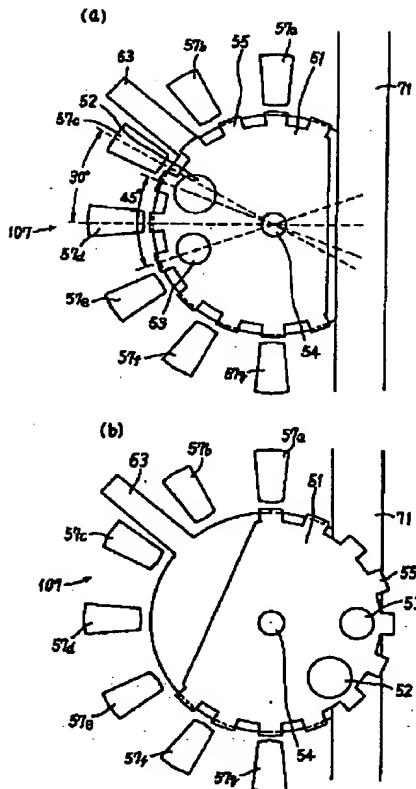
【図11】



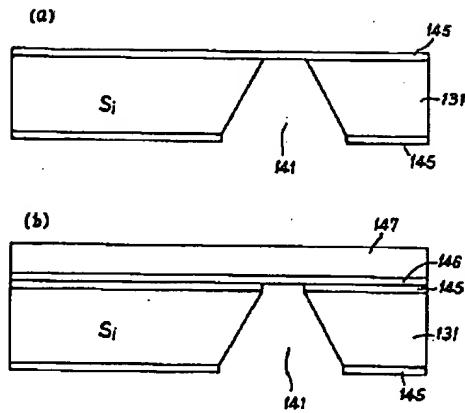
[図 13]



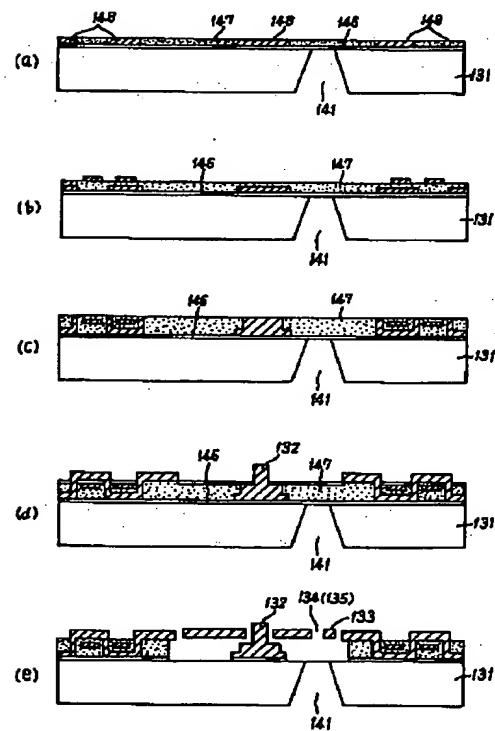
【図12】



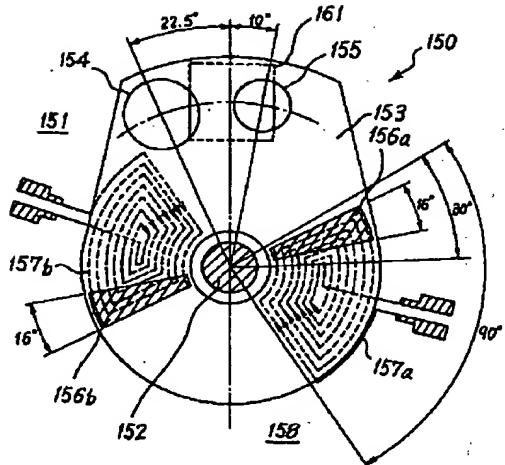
【図14】



【図15】



【図16】



【図18】

